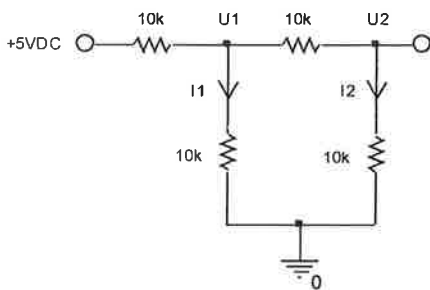


Elektroniikkasuunnittelun perusteet (52431A)

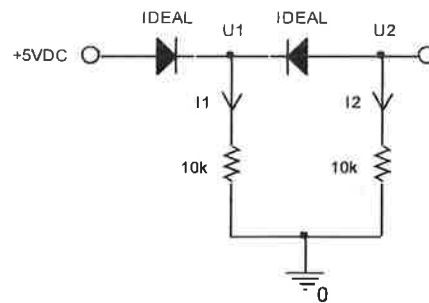
Tentti 27.9.2016

- Määritä kuvissa 1 ja 2 kulkevat virrat (I_1 , I_2) ja jännitteet (U_1 , U_2).
 - Mitoita kuvan 3 operaatiovahvistinkytkennän vastukset siten, että lähtöjännite on 5 Vpp.
- Laske päästökaistalla kuvan 4 kytkennän jännitevahvistus sekä tulo- ja lähtöresistanssit, kun transistorin virtavahvistuskerroin β on 100.
 - $R_{E2}C_E$ -kytkettynä
 - $R_{E2}C_E$ -kytkemättä
 - C_E -kytkettynä, $R_{E2} = 0$
- Mikä on kuvan 5 transistorin M1 toimintapistevirta (I_{DS}) silloin, kun V_o on käyttöjännitteiden puolessavälissä (suurin piirtein)?
 - Mikä tulisi tällöin M1:n V_{gs} :n olla (dc-bias)?
 - Mikä on ac-vahvistus v_o/v_i toimintapisteen ympäristössä?
- Esitä kolmituloisen CMOS-NAND (JA EI) -portin rakenne transistoritasolla. Merkitse kuvaan ns. pull-up - ja pull-down -verkot ja niiden logiikkafunktiot.

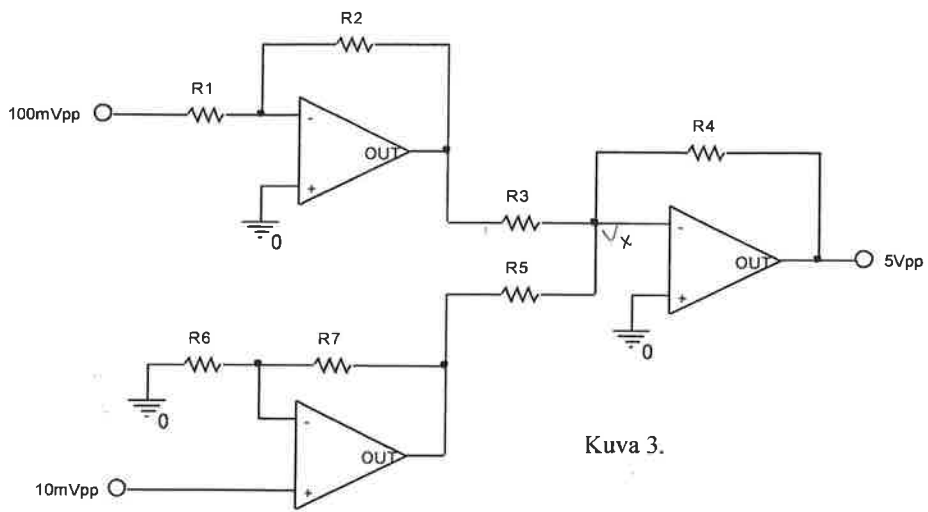
HUOM! Kaavoja ja piensignaalimalleja viimeisellä sivulla.



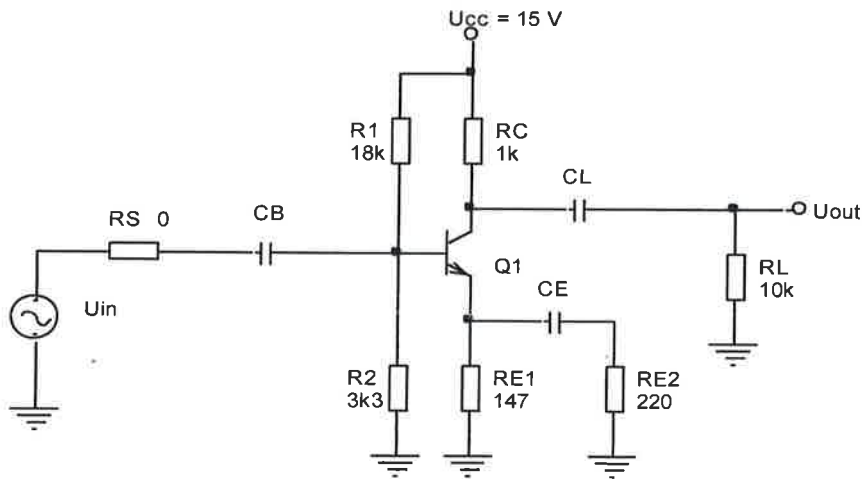
Kuva 1.



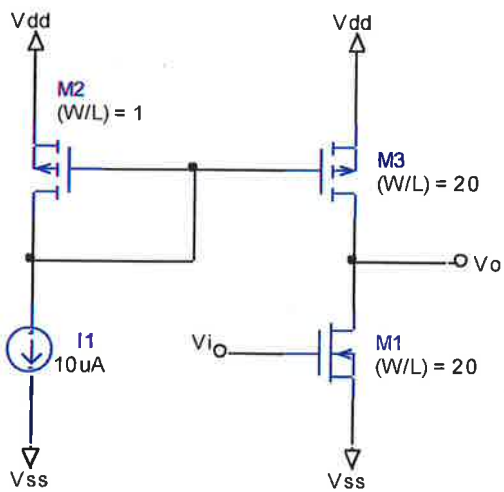
Kuva 2.



Kuva 3.



Kuva 4.



$$V_{T,NMOS} = 0.8V$$

$$V_{T,PMOS} = -0.8V$$

$$\lambda_{NMOS,PMOS} = 0.1V^{-1}$$

$$\mu_n C_{OX} = 100 \mu AV^{-2}$$

Kuva 5.

Kaavoja ja piensignaalmallit

Aktiivinen toiminta-alue

$$I_D = \frac{1}{2} \cdot \mu_n C_{ox} \cdot \frac{W}{L} (V_{GS} - V_{tn})^2$$

$$I_D = \frac{1}{2} \cdot \mu_p C_{ox} \cdot \frac{W}{L} (V_{SG} - |V_{tp}|)^2$$

Piensignaaliparametrit

$$g_m = \sqrt{2\mu_n C_{ox} \frac{W}{L} I_D}$$

$$g_m = \sqrt{2\mu_p C_{ox} \frac{W}{L} I_D}$$

$$r_o = 1/(\lambda_{pmos} \cdot I_D)$$

$$r_o = 1/(\lambda_{nmos} \cdot I_D)$$

$$r_E = \frac{25 \text{ mV}}{I_E} \text{ ja } V_{BE} = 0,7 \text{ V transistorin johtaessa.}$$

Triodialue

$$R_{eff} = \frac{1}{\mu_n C_{ox} \cdot \frac{W}{L} (V_{GS} - V_{tn})}$$

$$R_{eff} = \frac{1}{\mu_p C_{ox} \cdot \frac{W}{L} (V_{SG} - |V_{tp}|)}$$

