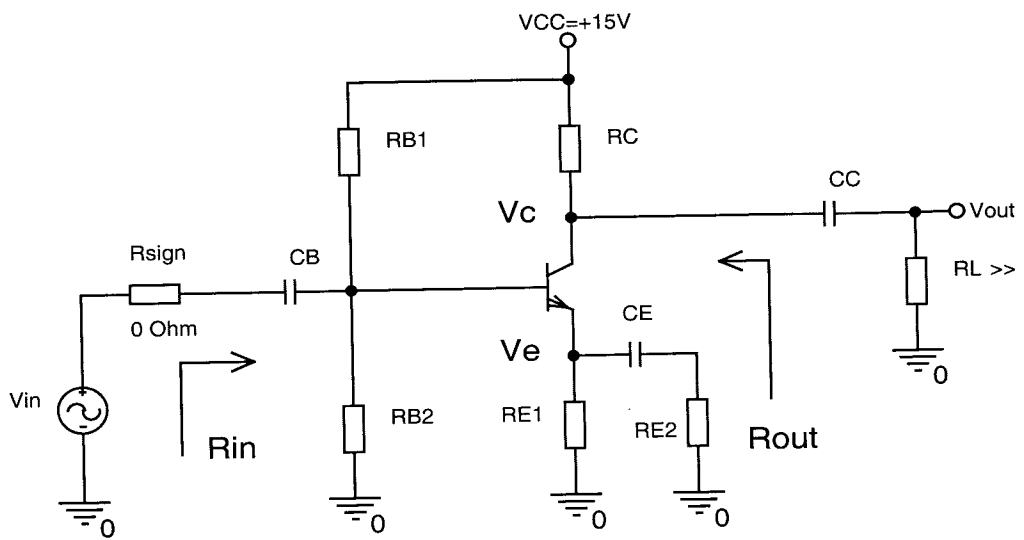
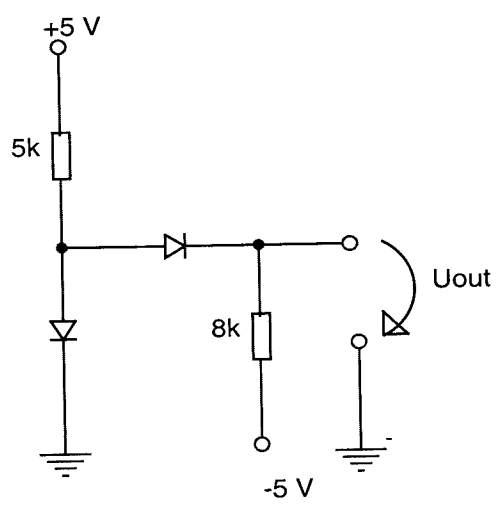


Elektroniikkasuunnittelun perusteet (Principles of electronic design)
Tentti / Exam 13.12.2002

1. a) Esitä kaksoisintegroivan AD-muuntimen rakenne piirikaaviotasolla ja selosta sen toiminta.
b) yo. muuntimessa käytetään 10MHz:n kelloa, muuntimen sananleveys on 12 bittiä, millä välillä muunnoksen vaatima aika vaihtelee ja mikä siihen vaikuttaa?
a) show the construction of an AD converter based on the dual slope integration and explain its operation.
b) a dual-slope ADC uses a clock of 10MHz and its resolution is 12 bits. How much the conversion time changes with this converter and what is the main parameter effecting on that ?
2. Esitä 3-tuloisen CMOS NOR (TAI EI) -portin toteutus transistoritasolla. Merkitse siihen selkeästi tulot ja lähtö sekä transistorien tyypit. Esitä lisäksi järkevät arvot transistorien W ja L -parametreille kun tavoitteena on symmetroida kohinamarginaali ja portin nousu- ja laskuajat. Käytettävissäsi on 0.35 μm :n teknologia, jossa $\mu_n C_{ox} = 2,5 \mu_p C_{ox}$.
Show the circuit diagram of a 3-input CMOS NOR gate at the transistor level. Show clearly the inputs and the output and also the types of the transistors used. Show also reasonable selection for the W and L parameters of the transistors aiming to symmetric noise margin and rise and fall times. You are using 0.35 μm CMOS technology where $\mu_n C_{ox} = 2,5 \mu_p C_{ox}$.
3. Kuvassa 1 on eräs transistorivahvistinaste, mikä? Mitoita kytkentä (transistorin virtavahvistus $\beta = \infty$) siten, että emitterijännite $V_e = 4.3 \text{ V}$ ja kollektorijännite $V_c = 10 \text{ V}$ ja emitterivirta $I_e = 0.5 \text{ mA}$. Kytkennän käyttöjännite $V_{cc} = +15 \text{ V}$. Transistorivahvistimen tuloimpedanssiksi R_{in} halutaan noin $3.3 \text{ k}\Omega \pm 20\%$. Mitoita toinen emitterivastus R_{E2} siten, että vahvistimen jännitevahvistus V_{out}/V_{in} on 20 dB. Mikä on suunnittelemasi vahvistimen lähtöimpedanssi R_{out} ? Kytkentäkondensaattorit CB, CE ja CC voit olettaa signaalin kannalta oikosuluiksi.
An amplifier is shown in Figure 1, how is it called? Dimension the design (current gain of the transistor $\beta = \infty$) so that emitter voltage $V_e = 4.3 \text{ V}$, collector voltage $V_c = 10 \text{ V}$ and emitter current $I_e = 0.5 \text{ mA}$. Power supply $V_{cc} = +15 \text{ V}$. The needed input resistance R_{in} is about $3.3 \text{ k}\Omega \pm 20\%$. Dimension the second emitter resistance R_{E2} so that the voltage gain V_{out}/V_{in} of the amplifier is 20 dB. What is the output resistance R_{out} of the amplifier, you designed? Capacitors CB, CE and CC can be assumed as short circuit with respect to signal.
4. a) Laske kuvan 2 kytkennän lähtöjännite U_{out} sekä diodien kautta kulkevat virrat. Oleta diodit ideaalisiksi. Vihje: oleta, mikä/mitkä diodeista johtavat ja laske, pitkö paikkansa.
b) Suunnittele operaatiovahvistimeen perustuva kääntävä jännitevahvistin, jonka vahvistus on -10 V/V ja tuloimpedanssi $R_{in} > 10 \text{ k}\Omega$?
c) Suunnittele operaatiovahvistimeen perustuva suora jännitevahvistin, jonka vahvistus on $+20 \text{ V/V}$ ja tuloimpedanssi $R_{in} > 10 \text{ k}\Omega$?
a) Calculate the output voltage U_{out} and the currents through the diodes. The diodes are ideal. Hint: make an assumption, which of the diodes is/are conducting and calculate, if the assumption was valid.
b) Design by using an operational amplifier an inverting voltage amplifier whose amplification is -10 V/V and input impedance $R_{in} > 10 \text{ k}\Omega$.
c) Design by using an operational amplifier a non-inverting voltage amplifier whose amplification is $+20 \text{ V/V}$ and input impedance $R_{in} > 10 \text{ k}\Omega$.



Kuva 1 / Figure 1



Kuva 2 / Figure 2

