

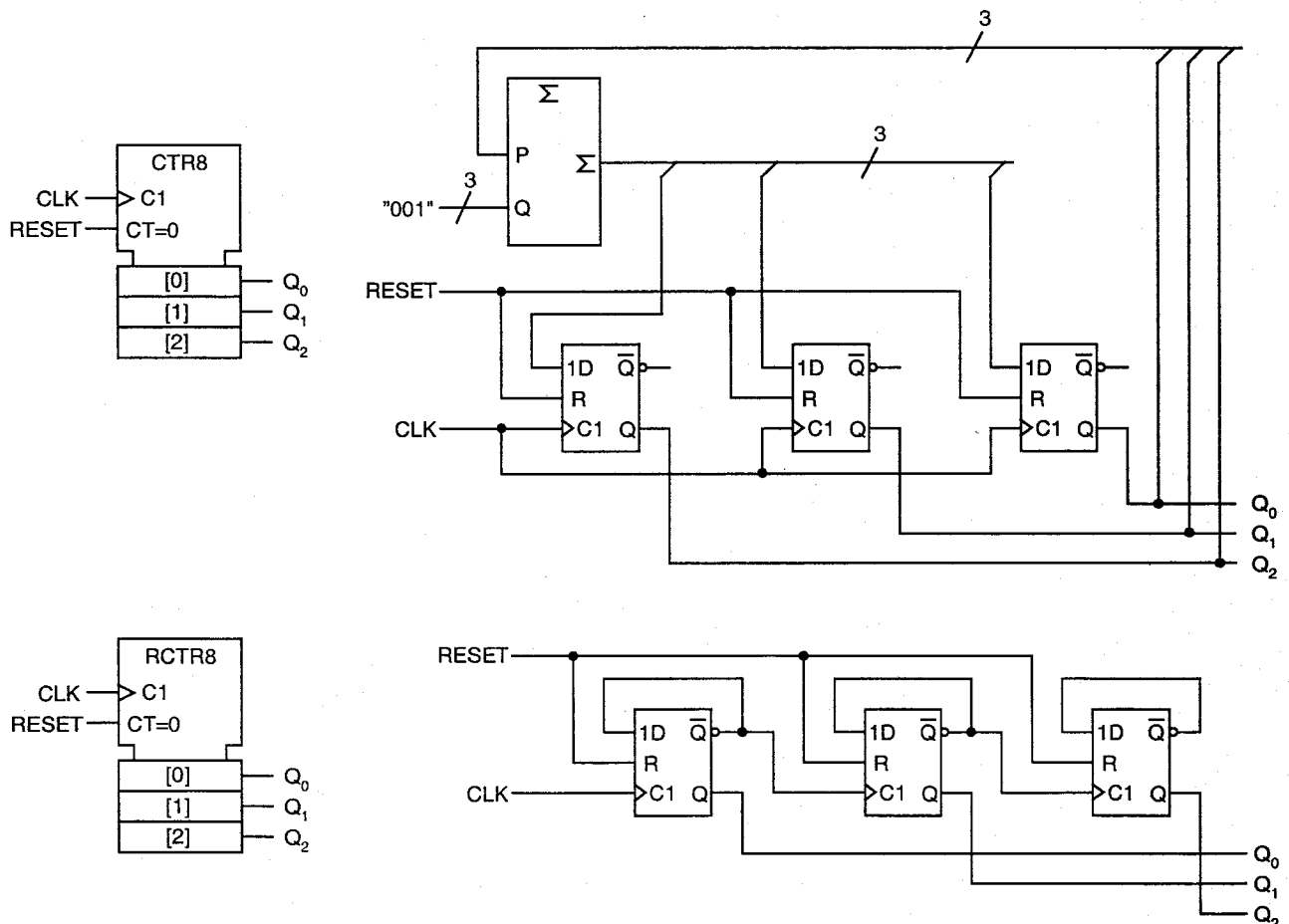
TEHTÄVÄ 1.

Kuvassa 1 on esitetty synkronisen ja asynkronisen 3-bittisen laskurin RT-tason symboli sekä sisäinen rakenne. D-kiikkujen viive kello-tulosta lähtöön $t_{DFF} = 3 \text{ ns}$ ja asettumisaika $t_{DFF_setup} = 1 \text{ ns}$. 3-bittisen summaimen viive $t_{adder} = 7 \text{ ns}$.

a) Kumpaa laskuria voi kellottaa nopeammin? Oleta, että laskurin tila $Q_2Q_1Q_0$ pitää tallettaa vielä rekisteriin, jonka viive $t_r = 4 \text{ ns}$ ja asettumisaika $t_{r_setup} = 2 \text{ ns}$. Perustele vastauksesi laskulla. (3p)

b) Laske CTR8 ja RCTR8 laskureiden viive kello-tulosta lähtöön (t_{CTR8} ja t_{RCTR8}). (2p)

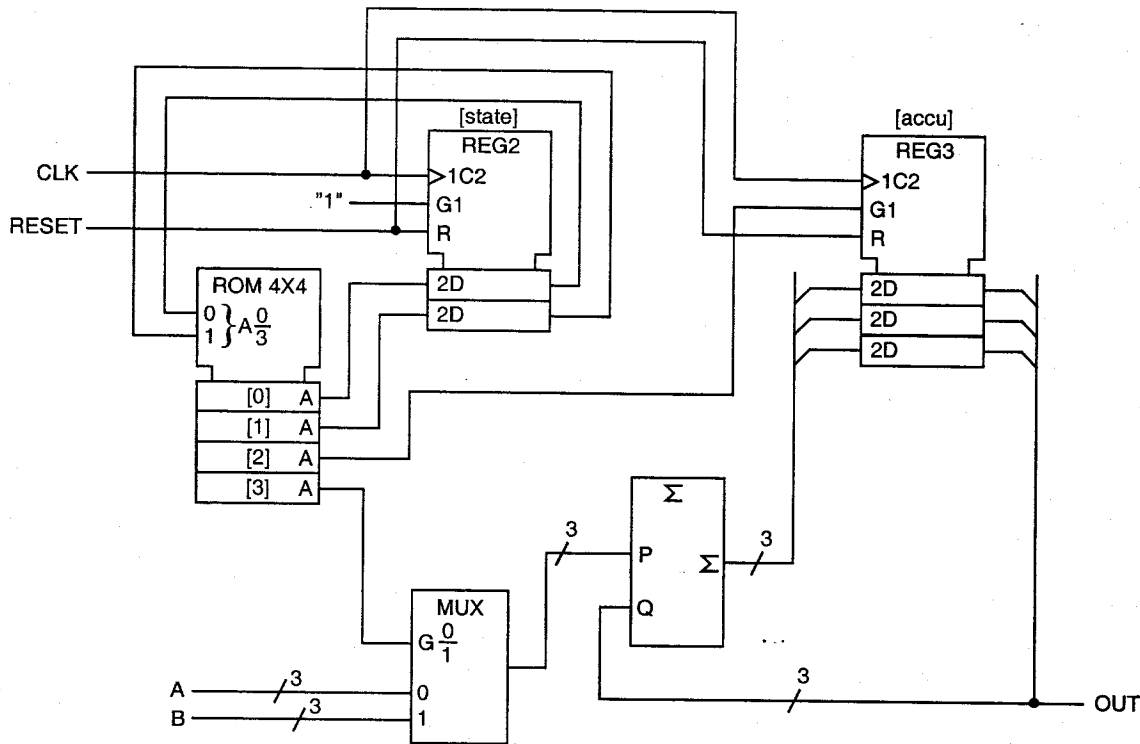
c) Jos tutkitaan laskureiden sisäistä rakennetta, niin mikä se olennainen piirre joka erottaa synkronisen laskurin asynkronisesta? (1p)



Kuva 1. Tehtävän 1 synkroninen ja asynkroninen 3-bittinen laskuri.

TEHTÄVÄ 2.

Kuvassa 2 on esitetty digitaalisen piirin RT-tason arkkitehtuuri. Taulukossa 1 on esitetty ROM4x4:n sisältö. Jos ensin piiri resetoidaan, niin mitä tapahtuu resetoinnin jälkeisillä neljällä kellojaksolla, ts. minkä operaation piiri suorittaa? (6p)



Kuva 2. Tehtävän 2 digitaaliarkkitehtuuri.

Taulukko 1. Tehtävän 2 ROM-muistin sisältö.

Addr.	[0]	[1]	[2]	[3]
00	0	1	1	0
01	1	0	1	1
10	1	1	1	1
11	0	0	0	0



TEHTÄVÄ 3.

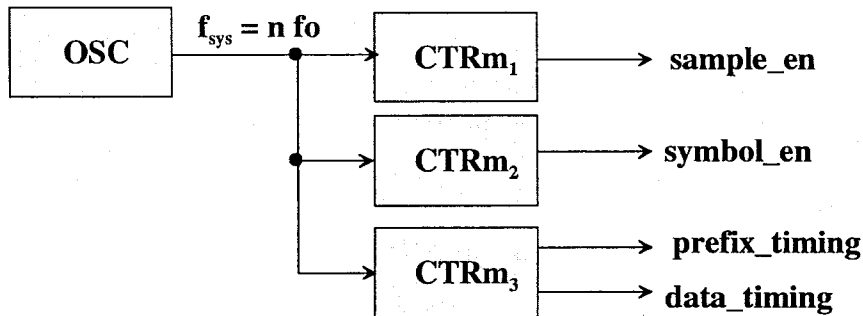
Tehtävänäsi on piirtää 802.11a standardin määrittelemän lähettimen kellogeneraattorin rekisteritason arkkitehtuurista se osa, joka generoi 4 alla olevissa lohko- ja ajoituskaavioissa (Kuva 3 ja Kuva 4) määriteltyä ja nimettyä signaalia (*sample_en*, *symbol_en*, *prefix_timing*, *data_timing*).

- 802.11a-standardissa näytteenottotaajuuden arvoksi on määritelty 20 MHz ($f_s = 20 \text{ MHz}$)
- Valitaan ajoitussignaalin perustaajuudeksi (f_0) näytteenottotaajuus ($f_0 = f_s$)
- Järjestelmän systeemitajuus $f_{\text{sys}} = n f_0$, jossa $n = 1, 2, \dots$ (eli jokin positiivinen kokonaisluku)

Signaalit *sample_en* ja *symbol_en* ovat niin sanottuja kellosallintapulsseja (= clock enable), jotka ovat systeemikellon jakson pituisia pulsseja. Tässä tapauksessa *sample_en*-pulssien toistotaajuus on 20 MHz ja *symbol_en*-signaalin on esiinnyttävä 4 μs välein.

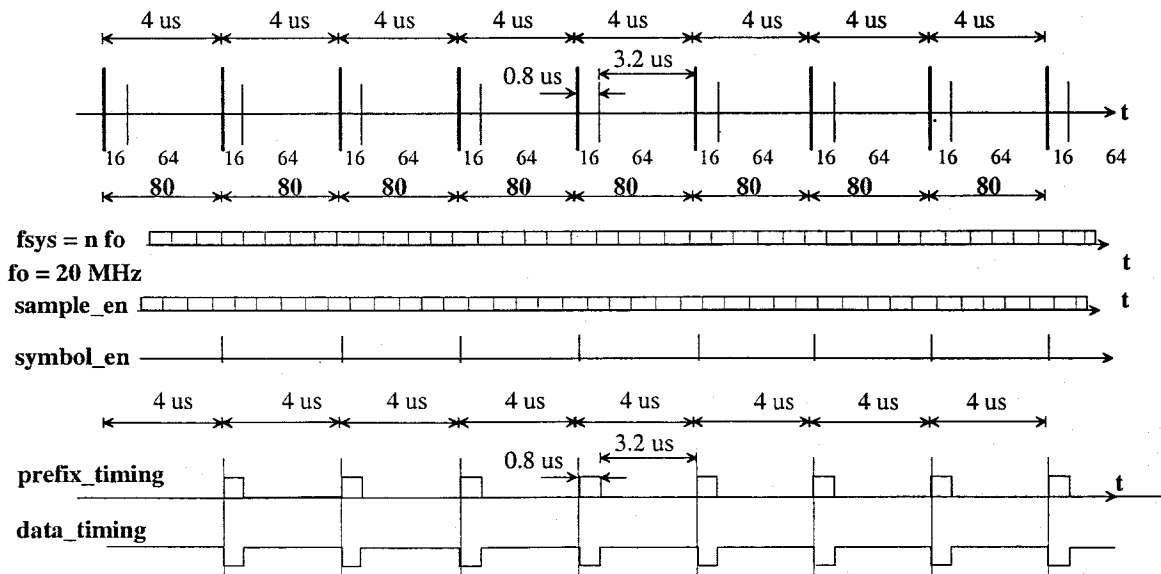
prefix_timing- (0.8 μs) ja *data_timing*-signaalit (3.2 μs) ovat ajoitussignaaleja, jotka säilyttävät loogisen tilansa usean systeemikellon jakson ajan.

Lohkokaavio:



Kuva 3

Ajoituskaavio:

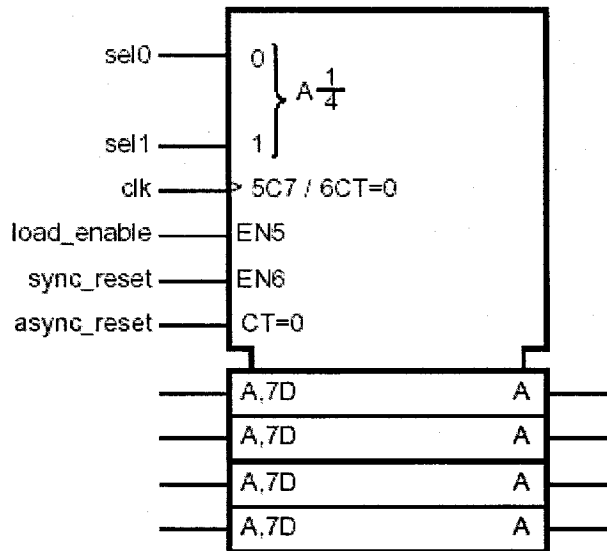


Kuva 4

TEHTÄVÄ 4

Vastaa lyhyesti seuraaviin toisistaan riippumattomiin kysymyksiin:

- Piirrä kytkentä, jossa on toteutettu PISO (Parallel In Serial Out) ja SIPO (Serial In Parallel Out) tyyppisillä rekistereillä 8-bitin binääriluvun sarjamuotoinen tiedonsiirto. (1 piste)
- Miten asynkroninen tilakone eroaa synkronisesta tilakoneesta. (1 piste)
- Selitä, Braunin kertojan, Wallace-puu-kertojan ja Booth-kertojan olennaiset erot. (2 pistettä)
- Selitä kuvassa 5 esitetyn piirin toiminta niin, että kaikki standardin mukaiset loogiset riippuvuudet (dependency notations) (>, /, A, C, CT=0, EN ja D) tulevat selvitettyksi (2 pistettä)



Kuva 5 tehtävän 4 kohtaan d liittyvä kaavio