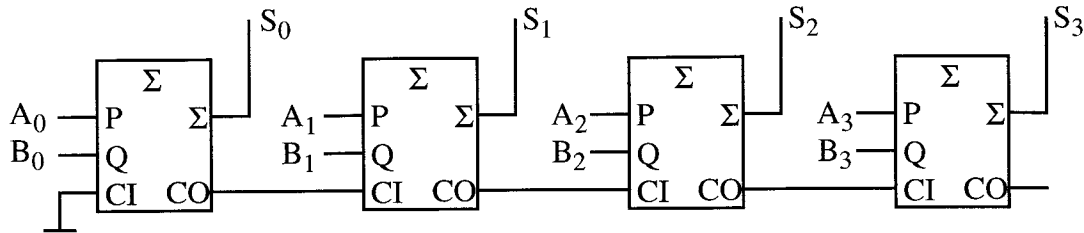


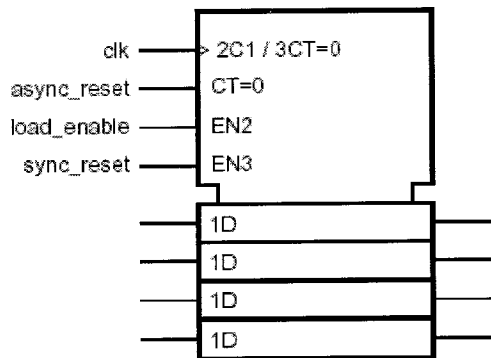
1. a) Täydennä oheisen 4-bittisen summaimen logiikkakaavio sellaiseksi, että ohjaussignaali MODE voidaan valita suorittaako logiikka kahden komplementtilukujen (A ja B) summauksen (MODE = 0) vai vähennyslaskun (MODE = 1).  
 b) Lisää a)-kohdan logiikkaan myös ylivuodontunnistuslogiikka tai selitä kuinka sellainen voidaan toteuttaa.



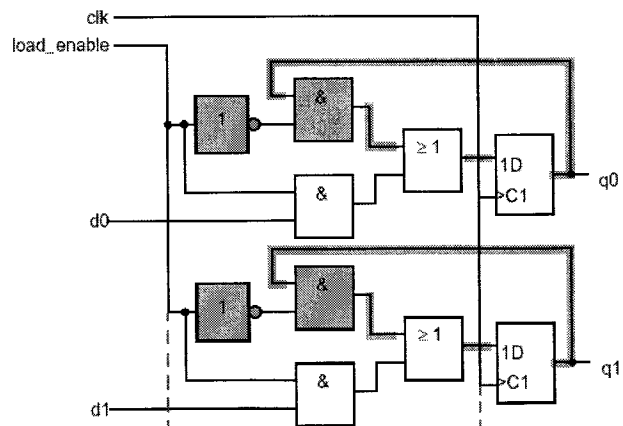
2. Suunnittele synkroninen rekisterisolu, jossa kahdella (kelloon synkronisella) ohjaussignaali S<sub>1</sub> ja S<sub>0</sub> voidaan valita jokin seuraavista toiminnoista tapahtumaan kellon nousevalla reunalla:  
 S<sub>1</sub>S<sub>0</sub> = 00 -> rekisterin tila säilyy,  
 S<sub>1</sub>S<sub>0</sub> = 01 -> tulon A tila ladataan rekisteriin,  
 S<sub>1</sub>S<sub>0</sub> = 10 -> tulon B tila ladataan rekisteriin,  
 S<sub>1</sub>S<sub>0</sub> = 11 -> rekisteri vaihtaa tilansa.

3. Selitä mitä alla olevat symbolit esittävät?

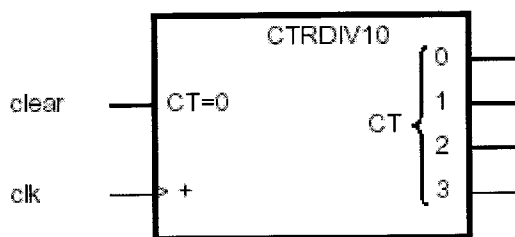
Kuva 5-2



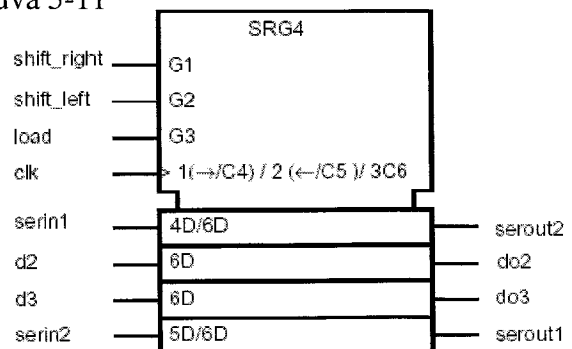
Kuva 5-3



Kuva 5-6

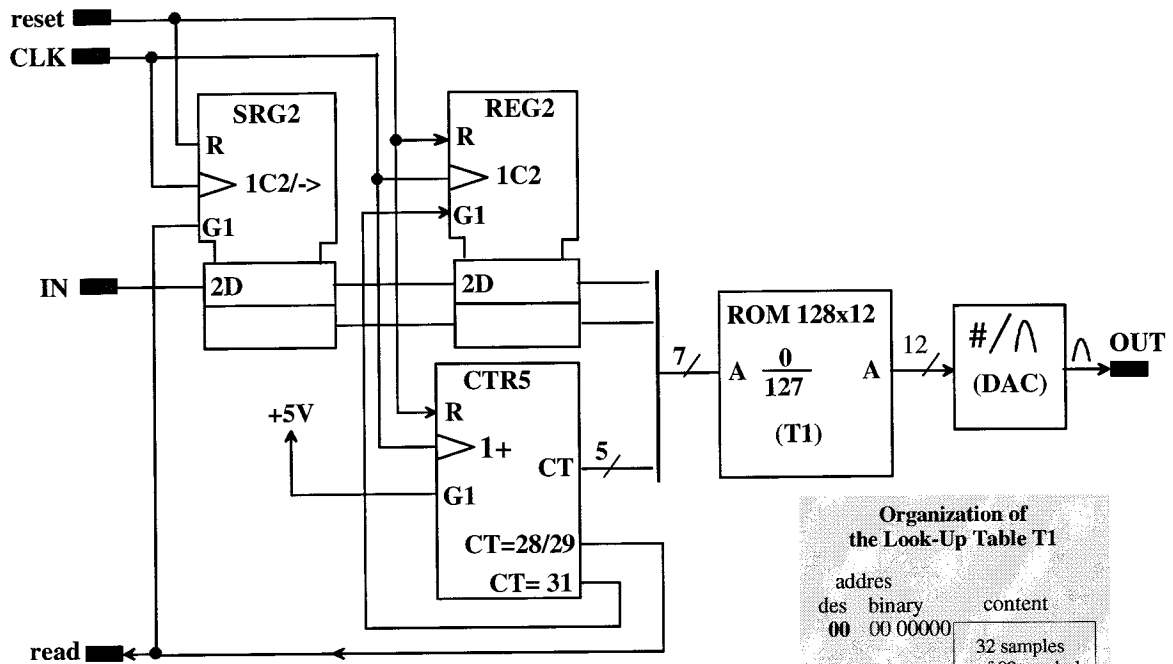


Kuva 5-11



**Tehtävä 4.**

Kuvassa 4 on riippuvuusmerkintästandardissa (SFS4612) määriteltyjen sääntöjen mukaan piirretty rekisterin-siirto-tasoinen (RTL) digitaalilogiikan arkkitehtuuri. Tutustu dokumenttiin ja kirjoita analysisi tuloksena **toimintavaatimus**, jonka mukaisesti kuvan logiikka toimii. Signaali CLK on sakara-aalto, jonka pulssisuhde on 50%.  
 Huom! Tehtävässä kysytään toimintavaatimusta ei toimintaselostusta.



**Organization of the Look-Up Table T1**

des	binary	content
00	00 00000	32 samples of 00 symbol
31	00 11111	
32	01 00000	
63	01 11111	32 samples of 01 symbol
64	10 00000	
95	10 11111	32 samples of 10 symbol
96	11 00000	
127	11 11111	32 samples of 11 symbol

