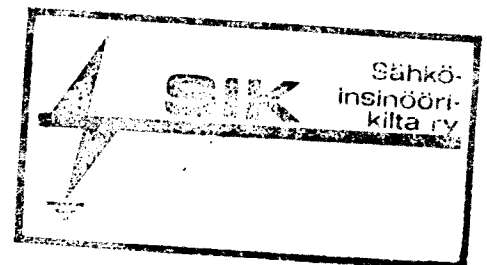


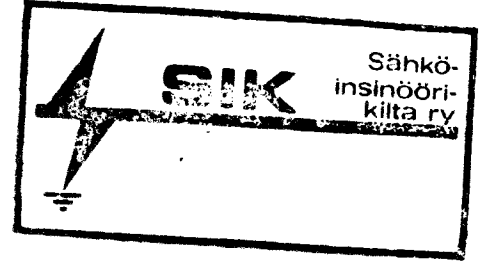
1. a) Suunnittele logiikka, joka jakaa 100 MHz:n tulotaajuuden kahdeksalla. Lähtösignaalin pulssisuhteen ei tarvitse olla symmetrinen 50/50. Myöskään tulevan ja lähtevän kellosignaalin vaiheistuksella ei ole mitään erityisiä vaatimuksia. Käytössäsi on 4 kpl D-kiikkuja ja 4 kpl 2-tuloisia NOR-portteja. D-kiikun etenemisviive on 5 ns ja asettumis- ja pitoaika 3 ns. Kiikuissa on sekä suorat että invertoidut lähdöt ja alhaalla-aktiivinen reset-tulo. NOR-portin viive on 3 ns. Logiikan ei tarvitse olla itsekorjaava. Esitä piirikaavio.

b) Esitä logiikan toiminta ajoituskaaviolla 200 ns:n ajalta. Aluksi logiikan reset-tulo aktivoidaan 5 ns:n ajaksi. Tulevan 100 MHz:n kellon ensimmäinen nouseva reuna on hetkellä 10 ns.

2. a) Suunnittele kellosignaalin vahvistuspuu 32-bittiselle siirtorekisterille. Rekisteri koostuu D-kiikuista, joiden kellotulon kuormakapasitanssi on 0.1 pF. Käytössäsi on puskuripiirejä, joiden maksimi fanout (ohjauskyky) on 0.4 pF. Johdotuksen vaikutusta ei tarvitse huomioida. Esitä piirikaavio.

b) Jos puskuireiden viive voi vaihdella 0.5 ns:n ja 1 ns:n välillä, mikä on pahimman tapauksen kellopoikkeama ja missä kohtaa piiriä se esiintyy?



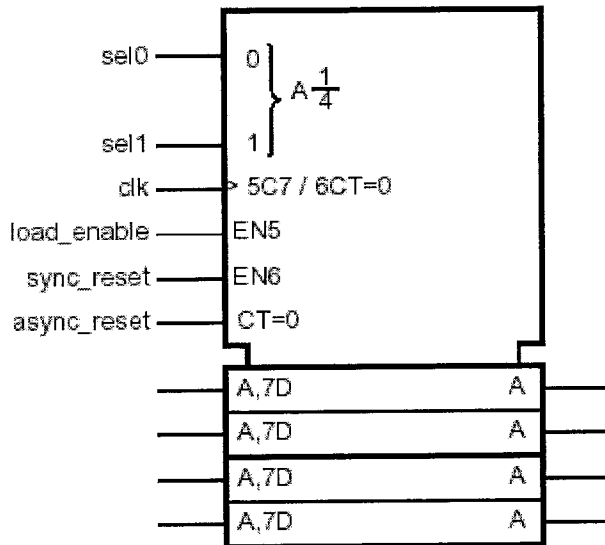


### Tehtävä 3.

Vastaa lyhyesti seuraaviin toisistaan riippumattomiin kysymyksiin:

- Piirrä kytkentä, jossa on toteutettu PISO (Parallel In Serial Out) ja SIPO (Serial In Parallel Out) tyyppisillä rekistereillä 8-bitin binääriluvun sarjamuotoinen tiedonsiirto.
- Miten asynkronisen tilakone eroaa synkronisesta tilakoneesta.
- Selitä, Braunin kertojan Wallace-puu-kertojan ja Booth-kertojan olennaiset erot.
- Selitä kuvassa 3 esitetyn piirin toiminta niin, että kaikki standardin mukaiset loogiset riippuvuudet (dependency notations) ( $>$ ,  $/$ , A, C,  $CT=0$ , EN ja D) tulevat selvitettyksi

(Tehtävän 3 arvostelu: kustakin kohdasta maksimissaan 0,75 pistettä, yhteensä 3)

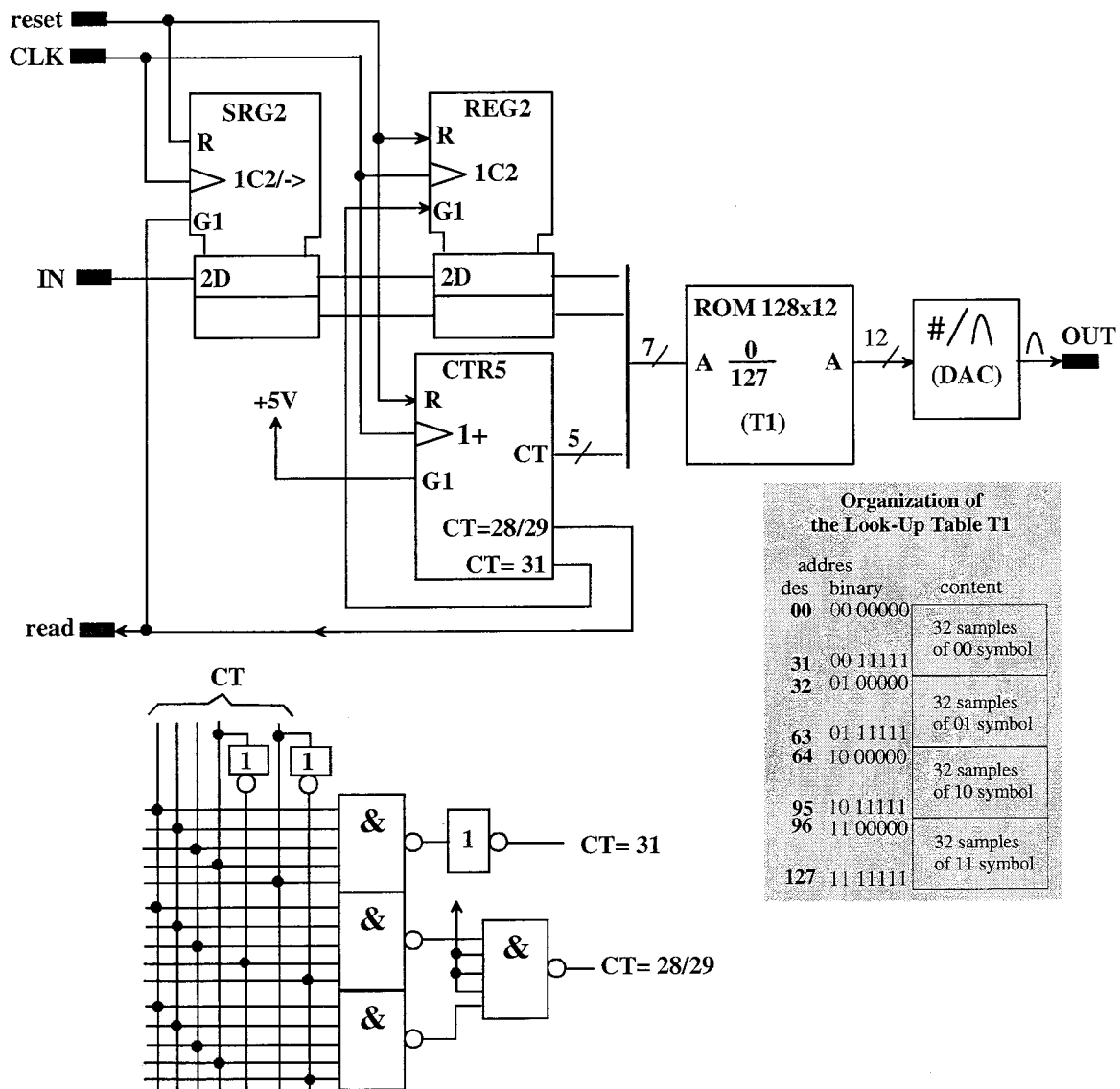


Kuva 3 tehtävän 3 kohtaan d liittyvä kaavio



**Tehtävä 4.**

Kuvassa 4 on riippuvuusmerkintästandardissa (SFS4612) määriteltyjen sääntöjen mukaan piirretty rekisterin-siirto-tasoinen (RTL) digitaalilogiikan arkkitehtuuri. Tutustu dokumenttiin ja kirjoita analyysisi tuloksena toimintavaatimus, jonka mukaisesti kuvan logiikka toimii. Signaali CLK on 10 MHz sakara-aalto, jonka pulssisuhde on 50%.



**Kuva 4** Tehtävän 4 logiikka-arkkitehtuuri

(Arvostelu: Maksimi 3 pistettä )