

Tentti: 13.12.2011

Nimi: _____

Opiskelijakortin numero: _____

Tehtävä 1

Annetaan Boolean funktio muodossa:

$$F(A, B, C, D) = \sum m(1,3,4,5,6,7,9,12,14).$$

- Laadi funktiota F vastaava totuustaulukko.
- Laadi totuustaulukkoa vastaava K-kartta.
- Kirjoita K-kartan avulla funktiota F vastaava muuttujista A, B, C ja D muodostuva minimoitu Boolean lauseke.
- Piirrä minimoitua Boolean lauseketta vastaava logiikkakaavio AND, OR ja NOT operaattoreiden avulla.
- Kirjoita Boolean funktiota F vastaava VHDL-malli.

Assignment 1

An Boolean function has been given in the form:

$$F(A, B, C, D) = \sum m(1,3,4,5,6,7,9,12,14).$$

- Draw up a truth table corresponding to the Boolean function F .
- Draw up a K-map corresponding to the truth table of the function F .
- Write a K-map-based minimized Boolean equation using logic variables A, B, C and D .
- Draw a logic diagram corresponding to minimized Boolean function. Use AND, OR and NOT operators in the diagram.
- Draw a VHDL model describing the Boolean function F .

Tentti: 13.12.2011

Nimi: _____

Opiskelijakortin numero: _____

Tehtävä 2

Selitä alla esitettyä VHDL-mallia vastaavan logiikan toiminta. Saat käyttää selityksesi tukena lohkokaavioita, standardin mukaisia piirrossymboleja (*dependency notation*), pulssikaavioita ja suomen kieltä.

Assignment 2

Explain the function of the logic corresponding to the VHDL model below. To support your explanation, you are allowed to use block diagrams, dependency notation symbols, pulse diagrams and English language.

```
entity SRG4 is
port (
    clk, reset, D_in: in bit;
    D_out: out bit);
end entity;
--
architecture RTL of SRG4 is
    signal SRG4: bit_vector(0 to 3);
begin
    Four_bit_Shift_Register: process (clk, reset, D_in, SRG4)
    begin
        if reset = '0' then SRG4 <= "0000";
        elsif clk = '1' and clk'event
            then
                SRG4(1 to 3) <= SRG4(0 to 2);
                SRG4(0) <= D_in;
            end if;
        D_out <= SRG4(3);
    end process;
end architecture RTL;
```

Tentti: 13.12.2011

Nimi: _____

Opiskelijakortin numero: _____

Tehtävä 3

Esitä binäärilukujen $x = 01110$ ja $y = 10101$

- vähennyslasku $z = x - y$, kun z , x ja y ovat etumerkittömiä binäärilukuja
- yhteenlasku $z = x + y$, kun z , x ja y ovat binäärilukuja kahden komplementti – muodossa
- vähennyslasku $z = x - y$, kun z , x ja y ovat binäärilukuja kahden komplementti – muodossa
- kertolasku $z = x * y$, kun z , x ja y ovat etumerkittömiä binäärilukuja
- esitä 6-bittisten etumerkittömien ja 6-bittisten kahden komplementti -lukujen lukualueet

Esitä vastauksessasi tarvittavat välivaiheet, joista selviää yksikäsitteisesti laskutoimituksen suoritus.

Assignment 3

Present for binary numbers $x = 01110$ ja $y = 10101$

- subtraction $z = x - y$, when z , x and y are unsigned binary numbers
- addition $z = x + y$, when z , x and y are two's complement binary numbers
- subtraction $z = x - y$, when z , x and y are two's complement binary numbers
- multiplication $z = x * y$, when z , x and y are unsigned binary numbers
- present the range of 6-bit unsigned and 6-bit two's complement numbers

Present in your answers all necessary steps to perform the arithmetic operations.

Tentti: 13.12.2011

Nimi: _____

Opiskelijakortin numero: _____

Tehtävä 4

- Millä ehdolla binäärivektorit 01111011 ja 000100100011 tarkoittavat samaa lukua?
- kuinka monta erilaista totuustaulua voidaan esittää neljällä loogisella muuttujalla? Perustele!
- minkä digitaalilogiikan rakennelohkon toimintaa voi kuvata oheisella vhdl-koodilla?

```

if sel = '0' then
    output <= input_0;
else
    output <= input_1;
end if;
    
```

- laadi c)-kohdan loogisen toiminnan totuustaulu
- jos 2-numeroisen heksadesimaaliluvun BC sanotaan esittävän 8-bittistä kahden komplementti -muodossa olevaa binäärilukua, mikä on ko. binääriluvun itseisarvo kymmenlukujärjestelmän lukuna? Perustele!

Assignment 4

- In what condition the binary vectors 01111011 and 000100100011 represent the same number?
- how many different truth tables can be produced with four logical variables? Please explain!
- the operation of which digital logic building block can be described with the following vhdl-code?

```

if sel = '0' then
    output <= input_0;
else
    output <= input_1;
end if;
    
```

- prepare the truth table of the logical operation of the assignment 4.c)
- if the hexadecimal number BC is said to represent an 8-bit two's complement binary number, what is the absolute value of that binary number as a decimal number. Please explain!